

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-069537

(43)Date of publication of application : 11.03.1997

(51)Int.Cl.

H01L 21/60

(21)Application number : 07-222391

(71)Applicant : NEC CORP

(22)Date of filing : 30.08.1995

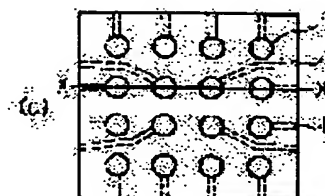
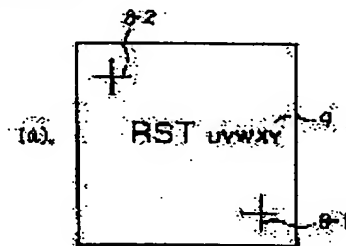
(72)Inventor : MIZUNASHI HARUMI

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To mount a micro BGA type semiconductor device quickly and automatically by putting a plurality of target marks for image processing on the surface facing the surface of a semiconductor element provided with electrode terminals.

SOLUTION: An electric insulation board 3 has through holes 2 to be connected with a lead pattern 1 formed on the surface. A semiconductor element 5, having electrode terminals to be connected with the through holes 2, is bonded to the rear surface of electric insulation board 3 through an adhesive layer 4 of polyimide based thermoplastic resin. Outer terminals 7 are bonded to the lead pattern 1 of electric insulation board 3. Cross target marks 8-1, 8-2 for image processing are put on the surface facing the surface of semiconductor element 5 provided with electrode terminals. Consequently, the outer terminal of semiconductor device can be aligned with a mounting pad on a mounting board automatically, accurately and quickly by imaging technology using the target mark at the time of mounting the semiconductor device on the mounting board.



LEGAL STATUS

[Date of request for examination] 30.08.1995

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2663929

[Date of registration] 20.06.1997

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-69537

(43) 公開日 平成9年(1997)3月11日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1		H 0 1 L 21/60	3 1 1 S

審査請求 有 請求項の数 7 O L (全 7 頁)

(21) 出願番号 特願平7-222391

(22) 出願日 平成7年(1995)8月30日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 水梨 晴美

東京都港区芝五丁目7番1号 日本電気株式会社内

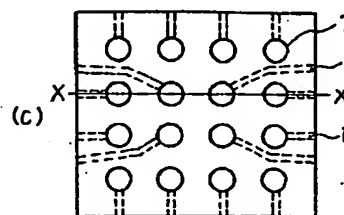
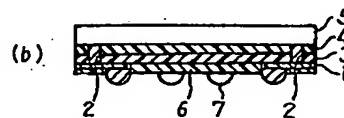
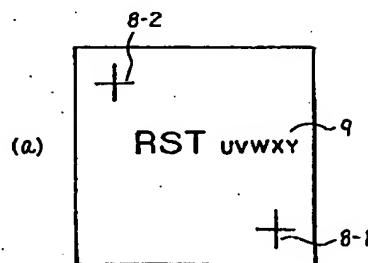
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 マイクロBGA型の半導体装置の実装性を向上する。

【解決手段】 マイクロBGA型の半導体装置の裏面に実装時に使用するターゲットマーク8-1, 8-2を設ける。



【特許請求の範囲】

【請求項1】 表面に形成されたリードパターンに接続するスルーホールを有する電気絶縁基板と、前記電気絶縁基板の裏面に、前記スルーホールに接続する電極端子を有して貼付けられた半導体素子と、前記電気絶縁基板のリードパターンに接合する外部端子とを含む半導体装置において、前記半導体素子の電極端子が設けられている面と対向する面に画像処理用のターゲットマークが複数設けられていることを特徴とする半導体装置。

【請求項2】 電気絶縁基板が有機フィルムである請求項1記載の半導体装置。

【請求項3】 ターゲットマークが十字状である請求項1又は2記載の半導体装置。

【請求項4】 表面の中央部に設けられた、先端にランドを有する複数のリードパターン、前記各リードパターンに接続し裏面に導出されるスルーホール及び周辺部に設けられた位置決め用の第1の穴及び又は搬送用の第2の穴を有する電気絶縁基板を準備する工程と、半導体素子の電極端子と前記電気絶縁基板のスルーホールとを接続して前記半導体素子を前記電気絶縁基板に貼付ける工程と、前記電気絶縁基板表面のランドに外部端子を設ける工程と、前記ランドと一定の位置関係にある位置決め手段を基準にして前記半導体素子の電極端子が設けられている面の対向面の複数箇所にそれぞれ画像処理用のターゲットマークを形成した後、前記電気絶縁基板を前記半導体素子の外周に沿って切断する工程とを有することを特徴とする半導体装置の製造方法。

【請求項5】 第1の穴又は第2の穴を基準にしてターゲットマークを形成する請求項4記載の半導体装置の製造方法。

【請求項6】 電気絶縁基板が有機フィルムである請求項4又は5記載の半導体装置の製造方法。

【請求項7】 レーザ光線によりターゲットマークを刻印する請求項4、5又は6記載の半導体装置の製造方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、半導体装置及びその製造方法に関し、特にマイクロBGA型の半導体装置及びその製造方法に関する。

【0002】

【従来の技術】 表面に形成されたリードパターンに接続するスルーホールを有する電気絶縁基板と、前記電気絶縁基板の裏面に、前記スルーホールに接続する電極端子（パッド）を有して貼付けられた半導体素子（ペレット）と、前記電気絶縁基板のリードパターンに接合する外部端子とを含むマイクロBGA型の半導体装置の外部端子は、電気絶縁基板上のリードパターン先端のランドに球状またはペレット状の金属ろう材を仮付けしたり、金属ろう材を粉末状にしフラックスと混ぜペースト状に

シランドにスクリーン印刷し、その後金属ろう材の融点以上の温度でリフローすることで接着し、かつ形状を整えていた。金属ろう材には、共晶半田が多く用いられているが、球状の高融点半田を共晶半田でコーティングしたもののや球状の高融点半田を共晶半田のペーストで接着するものもある。

【0003】 従来、マイクロBGA型以外に外部端子に球状の共晶半田を用いた半導体装置には、プラスチック・ボール・グリッド・アレイ（P・BGA）といわれるものがあつた。P・BGA型の半導体装置の場合、外部端子ピッチが1mmまたは1.27mmと比較的に広く、外部端子である球状の共晶半田も直径0.7mm～0.9mmと大きく、しかも共晶半田であるためリフロー時に外部端子部分が完全に熔融し、半田の表面張力に基づくセルフアライメント作用のため、基板に実装する場合の位置合せ精度はさほど必要なかった。

【0004】 これに対し、マイクロBGA型の半導体装置の外部端子ピッチは、0.4mm～0.65mmであり、外部端子の大きさが0.1mm～0.2mmであり、基板に実装する場合の位置精度が高いレベルで要求されていた。

【0005】 このためマイクロBGA型の半導体装置の実装には、光学技術を用いた位置合せ装置が用いられていた。これは、テレビジョンカメラで実装基板側の搭載用パッドとマイクロBGA型半導体装置側の外部端子を撮影し、モニタ上で位置を合せた後実装する方法である。以下図7（a）、（b）を参照し説明する。

【0006】 まず図7（a）に示すように、通常下側に実装基板300を置き、ロボットアーム400でマイクロBGA型半導体装置100を持ち上げ、実装基板300の搭載用パッド上に移動する。この場合、ロボットアーム400の先端は真空ピンセットになっており、マイクロBGA型の半導体装置100の半導体素子の電極端子を有する面と対向する裏面を吸着している。あらかじめ入力してある座標データに基づいた位置にロボットアーム400が移動したら、マイクロBGA型の半導体装置100と実装基板300との間に一般に半透鏡500を入れる。これは半透鏡500側方に位置するテレビジョンカメラ200にマイクロBGA型の半導体装置100の外部端子7の映像と実装基板300の搭載用パッド（図7（b）の300-1）の映像を送るためのもので上下方向の映像を水平方向に90°変換する機能を有する。

【0007】 次に同一のテレビジョンカメラ200で得たマイクロBGA型の半導体装置100の外部端子7の映像と実装基板300の搭載用パッド300-1の映像を図7（b）に示すようにモニタ画面上で重ね、位置ずれをチェックする。ずれている場合は、ロボットアーム400の位置を微調整する。位置合せが終了したら、半透鏡500を移動させ、ロボットアーム400を下げ、

マイクロBGA型の半導体装置100を実装基板300に搭載する。この場合、マイクロBGA型の半導体装置100の外部端子7、または実装基板300の搭載用パッド300-1に粘着性のフラックスを予め塗布しておき、その粘着力で仮付けすることが多い。

【0008】その後リフローし、外部端子7と搭載用パッド300-1を接合する。

【0009】

【発明が解決しようとする課題】以上説明したマイクロBGA型の半導体装置を実装する場合、マイクロBGA型半導体装置を実装する毎に半透鏡を入れ、モニタで位置合せを行う必要があり、しかもモニタでの位置合せも自動化が難しく、作業者が行っているのが現状である。

【0010】そこで簡単に位置合せを行う方法として特開平1-98235号公報に記載されているように半導体素子を直接実装する場合において半導体素子の基材であるシリコンが赤外線を透過することを利用し、実装基板表面と半導体素子表面に位置合せ用マークを設け、赤外線顕微鏡で半導体素子裏面から位置合せする方法が考えられた。

【0011】しかし、マイクロBGA型の半導体装置の場合半導体素子を電気絶縁基板に貼付けており、電気絶縁基板には通常ポリイミド樹脂等の有機フィルムが多く用いられ、この有機フィルムは通常赤外線を透過しないため、特開平1-98235号公報に記載されている手法は適用できなかった。

【0012】このように従来のマイクロBGA型の半導体装置は、実装基板に実装する際の位置合せに工数が掛かり、コストアップの要因になるという問題があった。

【0013】本発明の目的は実装を自動的に迅速に行うのに適したマイクロBGA型の半導体装置及びその製造方法を提供することにある。

【0014】

【課題を解決するための手段】本発明の半導体装置は、表面に形成されたリードパターンに接続するスルーホールを有する電気絶縁基板と、前記電気絶縁基板の裏面に、前記スルーホールに接続する電極端子を有して貼付けられた半導体素子と、前記電気絶縁基板のリードパターンに接合する外部端子とを含む半導体装置において、前記半導体素子の電極端子が設けられている面と対向する面に画像処理用のターゲットマークが複数個設けられているというものである。

【0015】この場合、電気絶縁基板は有機フィルムとすることができる。

【0016】また、ターゲットマークは十字状とすることができる。

【0017】本発明の半導体装置の製造方法は、表面の中央部に設けられた、先端にランドを有する複数のリードパターン、前記各リードパターンに接続し裏面に導出されるスルーホール及び周辺部に設けられた位置決め用

の第1の穴及び又は搬送用の第2の穴を有する電気絶縁基板を準備する工程と、半導体素子の電極端子と前記電気絶縁基板のスルーホールとを接続して前記半導体素子を前記電気絶縁基板に貼付ける工程と、前記電気絶縁基板表面のランドに外部端子を設ける工程と、前記ランドと一定の位置関係にある位置決め手段を基準にして前記半導体素子の電極端子が設けられている面の対向面の複数箇所にそれぞれ画像処理用のターゲットマークを形成した後、前記電気絶縁基板を前記半導体素子の外周に沿って切断する工程とを有するというものである。

【0018】ここで、前記第1の穴又は第2の穴を基準にしてターゲットマークを形成することができる。

【0019】この場合、電気絶縁基板は有機フィルムとすることができる。

【0020】更に、レーザ光線によりターゲットマークを刻印することができる。

【0021】ターゲットマークを利用して半導体装置の外部端子と実装基板の搭載用パッドとの位置合せを行なうことが可能となる。

【0022】ターゲットマークの位置は、ランドと一定の位置関係のある位置決め手段を基準として設けられるので、外部端子の位置と関連づけられる。

【0023】

【発明の実施の形態】図1(a)、(c)は本発明の半導体装置の第1の実施の形態を示す上面図及び下面図、図1(b)は図1(c)のX-X線断面図である。

【0024】この実施の形態は、表面に形成されたリードパターン1に接続するスルーホール2を有する電気絶縁基板3(ポリイミドフィルム)と、電気絶縁基板3の裏面に、スルーホール2に接続する電極端子(パッド)を有してポリイミド系熱可塑性樹脂でなる接着層4により貼付けられた半導体素子5(ベレット)と、電気絶縁基板3のリードパターン1に接合する外部端子7とを含む半導体装置において、半導体素子5の電極端子が設けられている面と対向する面に画像処理用の十字状のターゲットマーク8-1、8-2が設けられているというものである。すなわち、ターゲットマーク8-1、8-2が設けられている以外は従来のマイクロBGA型の半導体装置と同じである。

【0025】次に、本発明の半導体装置の製造方法の一実施の形態について説明する。

【0026】図2(a)は電気絶縁基板の上面図、図2(b)は図2(a)のA-A線拡大断面図、図3は電気絶縁基板の下面図である。

【0027】この電気絶縁基板3は厚さ25 μ mのポリイミドフィルムの表面の中央部に、先端にランド10を有するリードパターン1、各リードパターン1に接続し裏面に導出される直径60~80 μ mのスルーホール2及び周辺部に4個の位置決め用の第1の穴(ツリーングホール14)及び搬送用の14個の第2の穴(スプロケ

ットホール15)を有している。

【0028】また、電気絶縁基板3の片面にポリイミド系熱可塑性樹脂の接着層4が貼付してある。接着層4は、接着する半導体素子とはほぼ同じ大きさ、即ち、後述する切断部を表す2点鎖線12で示す領域とはほぼ同じ大きさにしてある。

【0029】接着層4と電気絶縁基板3を貫通しリードパターン1に接続されたスルーホール2は電解めっきにより銅2aが充填され、接着層4からバンプ状に飛出している。なお、銅2aの表面には厚さ1~2 μ mのAuめっき層(図示しない)が設けられている。

【0030】リードパターン1は厚さ18 μ m、幅100 μ mの銅箔でなりその先端には直径100~200 μ mのランド10が設けられている。13はテストパッドである。2点鎖線11とリードパターン1の交差位置にスルーホール2が設けられている。又、リードパターン1は図示しないソルダレジスト膜で被覆されており、そのソルダレジスト膜にはランド10及びテストパッド13とその近傍には開口が設けられている。

【0031】まず、図4(a)に示すように、ボンディング装置の載置台17に半導体素子5を載せ、このスルーホールが接着層4からバンプ状に飛出ている部分6aを半導体素子5のパッドに接続する。18は超音波ボンディング図のツールである。この際、全体をポリイミド系熱可塑性樹脂である接着層4が流動性を示す温度に加熱し、半導体素子1を電気絶縁基板3に貼付ける。本実施の形態では320℃まで加熱している。

【0032】この貼付け終了後に、テストパッドを使用して電氣的試験を行なうことができる。

【0033】次に、ソルダレジスト膜6の開口16部に共晶半田を球状にしたものを高粘度のフラックスを介して搭載し、その後共晶半田の融点以上に加熱し、接着する。ここでは、フラックスにロジン系フラックスでJIS規格でタイプRと規定されているものを用い、加熱は温度210℃、時間1分でおこなった。球状半田の大きさは直径120 μ mである。このようにして、図4

(b)、図1に示すように、ピッチ0.5mmで格子状に配置した外部端子7を形成する。

【0034】次に図4(c)に示すように半導体素子5の裏面を上にし、電気絶縁基板3の周辺部に有るツーリングホール14に位置決めピン20を挿入することによって位置を決め、半導体素子5の裏面にレーザマーカ19で商標・品名等捺印(図1の9)をすると共に向い合う2コーナーに十字状のターゲットマーク(図1の8-1、8-2)を刻印する。ターゲットマークは長さ0.7mm、幅0.12mmの2本の線を直角に交差した形を有している。

【0035】次に図4(d)に示すように電気絶縁基板3の半導体素子5外周部の切断部21(図2の2点鎖線12で示した部分)をレーザ切断機を用いて切断する。

【0036】次に選別を行い製造工程は終了となる。図4(c)を参照して説明した工程を有している点以外は従来のマイクロBGA型の半導体装置の製造方法と同じである。

【0037】本実施の形態では、外部端子数296ピン(便宜上、図1、図2は16ピンのみを示した)、半導体素子は外形が14.96mm×14.96mmのCMOSゲートアレイを用いた。

【0038】なお、捺印工程での位置決めに電気絶縁基板のツーリングホールを使用したのが、本発明はこれに限定したものではなく、十分な位置精度が得られれば、例えばスプロケットホール15を用いても良く、電気絶縁基板上にターゲットマークを設け光学的方法で位置決めをしてもよい。

【0039】次に本発明の半導体装置の第2の実施の形態について説明する。

【0040】図5はこの第2の実施の形態を示す上面図である。

【0041】本実施の形態では、ターゲットマーク8-1A、8-2A、8-3AをL字状にし、L字の開孔している方を半導体素子5のコナ側に向け、三カ所のコナ設けている。

【0042】ターゲットマークのサイズは、長さ0.35mm、幅0.1mmの2本の線でなり、十字状のターゲットマークと比べ画像処理時に若干認識に時間が掛かるもの、スペースが限られている場合に有効である。また、三カ所に設けることで半導体素子の方向も自動的に認識できるようにしている。

【0043】これら以外の事は第1の実施の形態と同じである。

【0044】次に、本発明の半導体装置の実施について説明する。はじめに図6(a)に示すようにテレビジョンカメラ200でマイクロBGA型の半導体装置100A(図1に示したもの)のターゲットマーク8-1、8-2を画像として取り込み、画像認識処理によりマイクロBGA型半導体装置100Aの位置を特定する。なお、200-1はテレビジョンカメラからの同軸照明光である。

【0045】次に図6(b)に示すように実装基板300に設けられたターゲットマーク300-21、300-22を画像として取り込み画像認識処理により実装基板300上の搭載用パッド300-1の位置を特定する。

【0046】その後図6(c)に示すようにロボットアーム400でマイクロBGA型半導体装置100Aを搭載用パッド300-1部に搬送し搭載する。

【0047】最後に全体または部分的に加熱し、外部端子7に素材である半田の融点以上に加熱し接続する。

【0048】本発明の実施の形態で説明した296ピンの場合、従来例と同様の方法で実施時位置決めをした場

合、作業者の練度にも影響されるが1個当たり約3～5分かかっていたが、以上説明したように自動機を用いることができるので、1個当たり約8秒で実装用の位置決めが出来るようになった。

【0049】また、実装した場合の位置精度も十分有り、位置ズレによる実装不良等の発生も無かった。

【0050】

【発明の効果】以上、説明した様に本発明によれば、外部端子と一定の位置関係を有するターゲットマークを有するマイクロBGA型の半導体装置が得られるので、実装基板へ実装する際、半導体装置の外部端子と実装基板上の実装用パッドとの位置合わせをターゲットマークを用い画像処理技術により自動的に正確かつ迅速に行うことができ、作業性が大幅に向上する。すなわち、マイクロBGA型の半導体装置の実装性を改善できるという効果がある。

【図面の簡単な説明】

【図1】本発明の半導体装置の第1の実施の形態を示す上面図（図1（a））、下面図（図1（c））及び図1（c）のX-X線断面図（図1（b））である。

【図2】本発明の半導体装置の製造方法の一実施の形態に使用する電気絶縁基板の上面図（図2（a））及び図2（a）のA-A線拡大断面図（図2（b））である。

【図3】図2に対応する下面図である。

【図4】本発明の半導体装置の製造方法の一実施の形態について説明するための（a）～（d）に分図して示す工程順断面図である。

【図5】本発明の半導体装置の第2の実施の形態を示す上面図である。

【図6】本発明の半導体装置の実施について説明するための（a）～（c）に分図して示す工程順斜視図である。

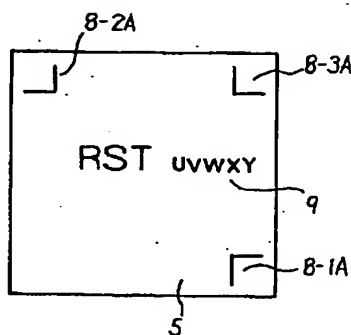
【図7】従来の半導体装置の実施について説明するため

の（a）、（b）に分図して示す工程順模式図である。

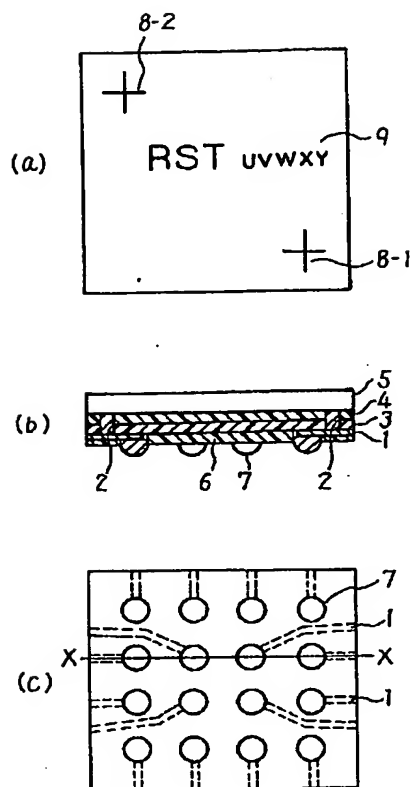
【符号の説明】

- 1 リードパターン
- 2 スルーホール
- 2 a 銅
- 3 電気絶縁基板
- 4 接着層
- 5 半導体素子
- 6 ソルダレジスト膜
- 7 外部端子
- 8-1, 8-1 A, 8-2, 8-2 A, 8-3 A ターゲットマーク
- 9 捺印
- 10 ランド
- 11 スルーホール位置を説明するための2点鎖線
- 12 切断位置を示す2点鎖線
- 13 テストパッド
- 14 ツーリングホール
- 15 スプロケットホール
- 16 開口
- 17 載置台
- 18 ツール
- 19 レーザマーカ
- 20 位置決めピン
- 21 切断部
- 100, 100 A 半導体装置
- 200 テレビジョンカメラ
- 200-1 照明光
- 300 実装基板
- 300-1 搭載用パッド
- 300-21, 300-22 ターゲットマーク
- 400 ロボットアーム

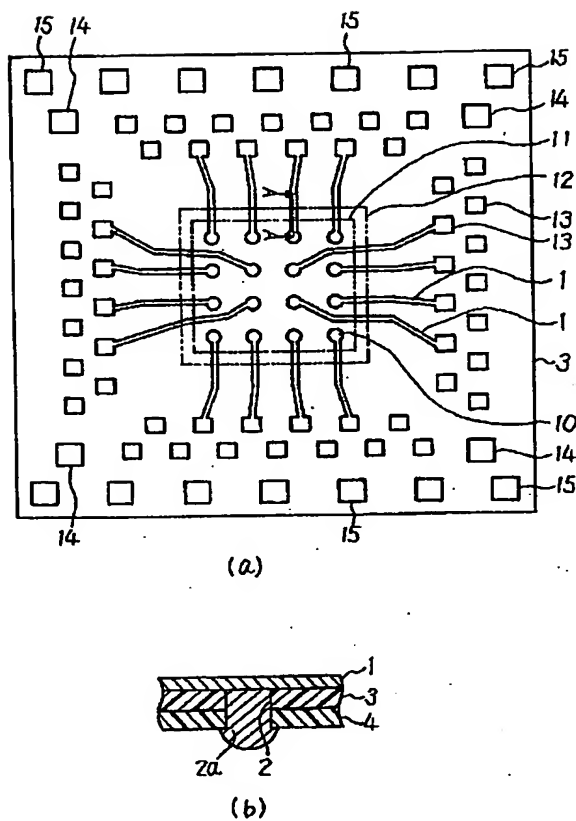
【図5】



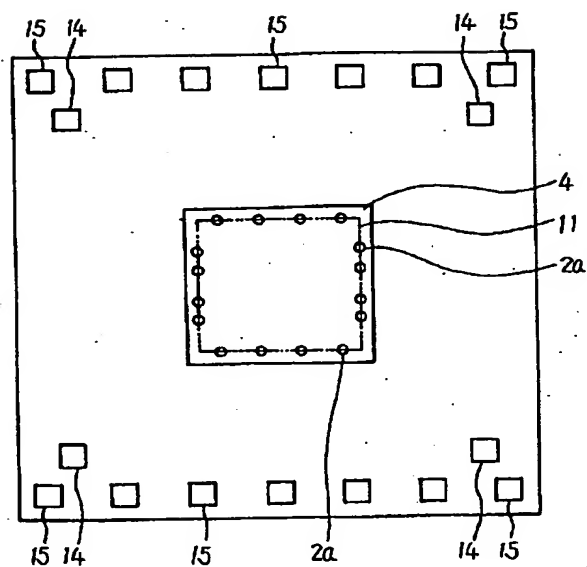
【図1】



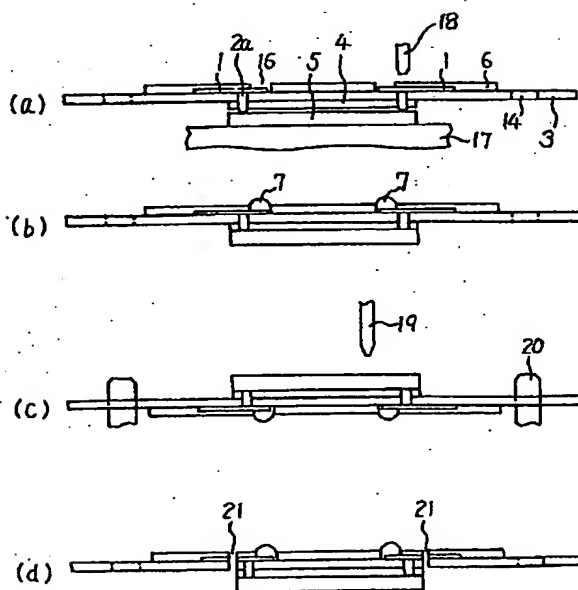
【図2】



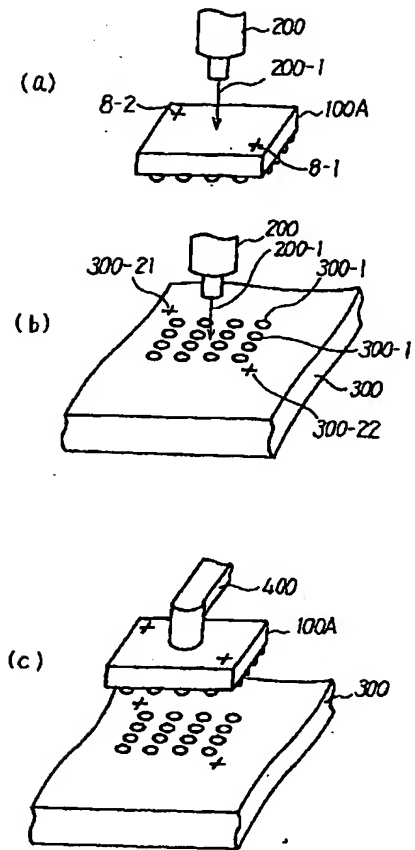
【図3】



【図4】



【図6】



【図7】

